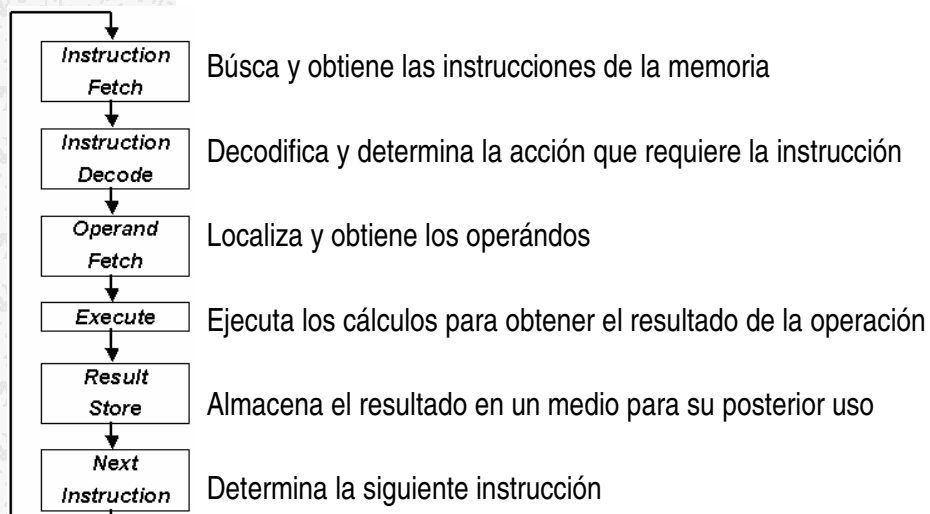


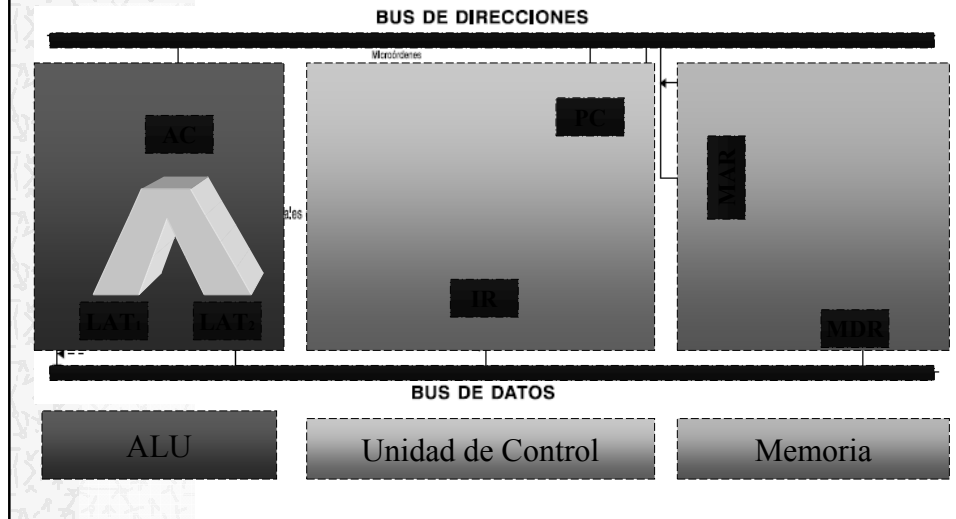
## El ciclo de instrucción ....cont...

MIA José Rafael Rojano Cáceres  
Arquitectura de Computadoras I

## Repaso: vista del ciclo de instrucción



## Vista de la CPU (modelo Neumann)



## Descripción del ciclo de búsqueda

- ⌘ Durante el **ciclo de búsqueda**, se lee una instrucción, el **registro PC** contiene la dirección de la siguiente instrucción, la cual es llevada al **registro MAR** y puesta en el **bus de direcciones**.
- ⌘ La **unidad de control**, solicita una lectura de memoria y el resultado se coloca en el **bus de datos**, se copia en el **registro MDR** y se lleva al **registro IR**. Mientras tanto PC se **incrementa en 1**.

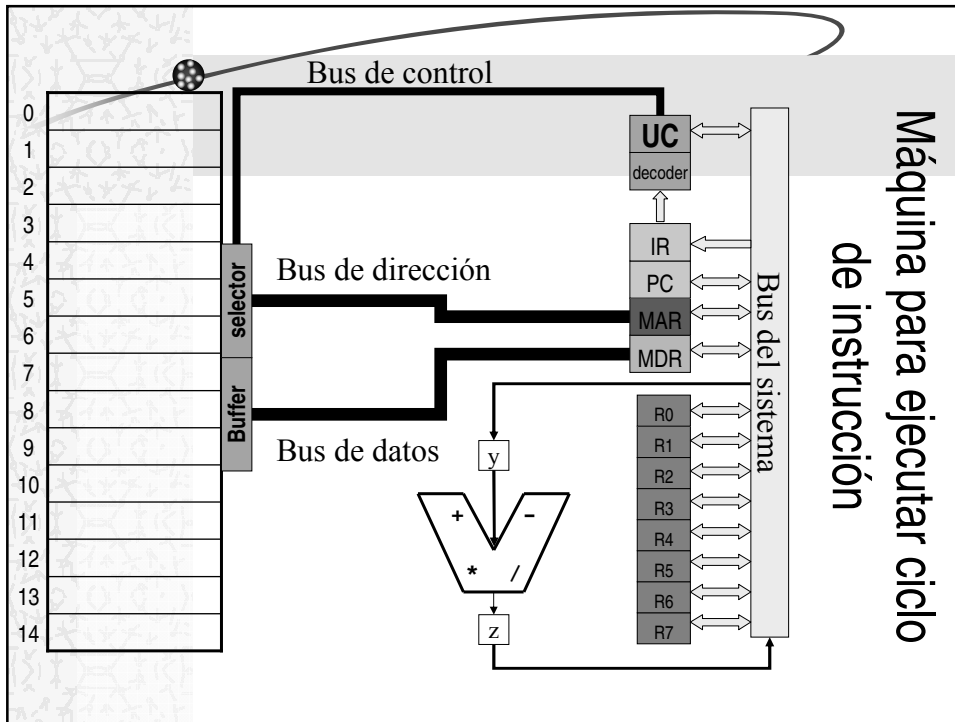
## Como funciona el ciclo de fetch

$MAR \leftarrow PC$	Transfiere el contenido de PC a MAR
$MDR \leftarrow [MAR]$	Lee el contenido de memoria hacia el buffer
$PC \leftarrow PC+1$	Se incrementa pc para que apunte a la siguiente instrucción

## Como funciona el ciclo de execute

Estos dos pasos, los podemos ubicar como parte del ciclo de ejecución, o como un subciclo para la decodificación

$IR \leftarrow MDR$	Se transfiere el contenido del buffer al IR
$DEC(IR)$	Se decodifica el contenido del registro de instrucción
$Rin \leftarrow PC$	Se respalda el valor del PC, porque se accesará MEM
$PC \leftarrow valor$	PC toma un nuevo valor
$MAR \leftarrow PC$	PC transfiere la localidad de memoria a MAR
$Rout \rightarrow PC$	PC puede retomar su valor previo
$MDR \leftarrow valor$	Un valor a colocarse en memoria es puesto en MDR
$[MAR] \leftarrow MDR$	El valor de MDR se almacena a la memoria



## El ciclo de interrupción

MIA José Rafael Rojano Cáceres  
Arquitectura de Computadoras I

## Ciclo con interrupción

- ✎ **Búsqueda**, Busca y translada una instrucción a memoria
- ✎ **Ejecución**, Traduce o decodifica la instrucción y lleva a cabo la operación
- ✎ **Interrupción**, Llamada de atención al procesador, salva el estado actual y atiende la llamada

